

KR-1999

- 0082838A

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-287841

(43)Date of publication of application : 19.10.1999

(51)Int.Cl.

G01R 31/26

H01L 21/66

// B65G 47/51

(21)Application number : 10-105576

(71)Applicant : ADVANTEST CORP

(22)Date of filing : 01.04.1998

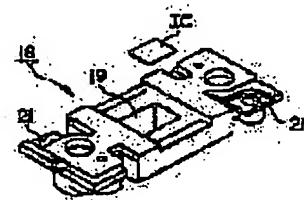
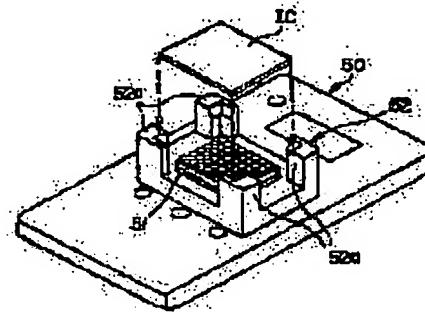
(72)Inventor : SAITO NOBORU

(54) IC TESTER

(57)Abstract:

PROBLEM TO BE SOLVED: To improve accuracy of positioning to the contact part of IC to be tested, by providing the contact part of a test head, with a guide means contacting the IC to be tested, and positioning it.

SOLUTION: To a socket (contact part) 50 of a test head provided with a contact pin 51, a device guide (guide means) 52 is provided. This device guide 52 is formed by wall parts 52a having taper parts guiding the 4 corners of an IC to be tested and notches between the wall parts 52a and is contained in the IC container 19 of the insert 16 loaded on a test tray as holding the IC to be tested. At this moment, the package mold outer surface of the IC to be tested is regulated, and thus, the accuracy of positioning the input/output terminals of the IC to be tested against the contact pin 51 is remarkably improved. By this, damage of the input/output terminals by the contact part can be prevented.



LEGAL STATUS

[Date of request for examination] 14.09.2004

[Date of sending the examiner's decision of rejection] 14.03.2006

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 2006-06974

[Date of requesting appeal against examiner's decision of rejection] 13.04.2006

[Date of extinction of right]

Best Available Copy

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)(51) Int. Cl.⁶
601A 31/26(11) 공개번호 특 1999-0082838
(49) 공개일자 1999년 11월 25일

(21) 출원번호 10-1999-0011454	(22) 출원일자 1999년 04월 01일
(30) 우선권주장 96-105576 1998년 04월 01일 일본(JP)	← 1999-0082838 기부시기기이사 어드벤티스트
(71) 출원인 일본국 도쿄도 네리마구 아사히초 1초메 32번1고	시이토노보루
(72) 발명자 일본국 도쿄도 네리마구 아사히초 1초메 32번1고 가부시기기이사 어드벤티스트	김연수, 이철수
(74)代理人	

설명구 : 없음

(54) 접객회로시험장치

요약

본 발명은 피시험 IC의 접촉부로의 위치결정 정밀도가 무수한 IC 시험 장치를 제공하고자 하는 것이다. 이를 위해, 본 발명은, 피시험 IC의 인출력 단자 HB를 테스트 트레이에 설치된 상태에서, 테스트 헤드의 접촉핀(51)에 접촉시켜 텀트스를 행하는 IC 시험 장치에 있어서, 소켓(50) 또는 소켓 가이드(40)에 피시험 IC를 접촉하고 이것을 위치 결정하는 디바이스 가이드(52)를 설치하여 구성된다.

도면

도 1

설명

도면의 각부의 설명

- 도 1은 본 발명의 IC 시험 장치의 제1 실시 형태를 도시한 사시도이다.
- 도 2는 도 1의 시험 장치에 있어서, 피시험 IC의 처리 방법을 도시한 트레이의 흐름도이다.
- 도 3은 도 1의 IC 시험 장치의 IC 스토퍼의 구조를 도시한 사시도이다.
- 도 4는 도 1의 IC 시험 장치에서 사용되는 키스터머 트레이를 도시한 사시도이다.
- 도 5는 도 1의 IC 시험 장치에서 사용되는 테스트 트레이를 도시한 일부 분해 사시도이다.
- 도 6은 도 1의 테스트 헤드에 있어서 푸셔(pusher), 인서트(테스트 트레이), 소켓 가이드 및 접촉핀(소켓)의 구조를 도시한 분해 사시도이다.
- 도 7은 도 6의 바부를 확대한 사시도이다.
- 도 8은 도 1의 테스트 헤드에 있어서 푸셔, 인서트(테스트 트레이), 소켓 가이드 및 접촉핀(소켓)의 또 다른 구조를 도시한 분해 사시도이다.
- 도 9는 도 8의 IX부를 확대한 사시도이다.
- 도 10은 도 6 및 도 9의 단면도이다.

도 11은 도 10의 테스트 헤드에 있어서 푸셔가 하강한 상태를 도시한 단면도이다.

도 12는 일반적인 접촉 편(소켓)을 도시한 사시도이다.

도 13은 IC의 불 단자와 접촉 편의 접촉 상태를 도시한 주요부 단면도이다.

◆도면의 주요 부분에 대한 부호의 설명◆

IC	파시얼 IC	PM	파키지 풀드
HB	엠남.복(안출력 단자)	1	IC 시험 장치
100	핸더부	101	항온조
102	테스트 헤드	103	제열조(除熱槽)
104	테스트 헤드	30	푸셔(pusher)
31	한단자(單短子)	82	가이드 편
33	스토퍼 가이드	40	소켓 가이드(접촉부)
41	가이드 부시(bush)	42	스토퍼 면
50	소켓(접촉부)	51	접촉 편
51a	왕주 협상 오른부	52	디바이스 가이드(가이드 수단)
52a	복부	105	장치 기판
108	테스트 트레이 반송장치	200	IC 격납부
201	시험전 IC 스톡커(stocker)	202	시험 종료 IC 스톡커
203	트레이 지지 블	204	승강기
205	트레이 이송 암	300	로더부
304	X-Y 반송 장치	301	레임
302	가동 암	303	가동 헤드
305	프리사이서(preciser)	306	창부(窓部)
400	언로더(unloader)부	401	레임
402	가동암	403	가동 헤드
404	X-Y 반송 장치	405	비퍼부
406	창부	KST	커스터마(customer) 트레이
TST	테스트 트레이	12	시리얼 프레임
13	슬	14	장착편
15	인서트(insert) 수납부	16	인서트
17	접근재(fastener)	18	단자 편
19	IC 수용부	20	가이드 구멍
21	장착용 구멍		

도면의 사용방법

도면의 주제

도면이 속하는 기술도와 그 도면의 종류기술

본 발명은 반도체 접착회로소자(DH), IC라 할)을 테스트하기 위한 IC 시험

장치에 관한 것으로, 특히 파시얼 IC의 접촉부로의 위치결정 정밀도가 무수한 IC 시험장치에 관한 것이다.

핸들러(handler)라고 하는 IC 시험장치에서는 트레이에 수납된 복수의 IC를

시험장치 내에 반송하고, 각 10를 테스트 헤드에 전기적으로 접촉시켜, IC시험장치 본체(이하, 테스터라 할)에서 시험을 행한다. 그리고, 시험을 종료하면 각 IC를 테스트 헤드로부터 반송하여, 시험결과에 따라 트레이에 옮겨 실을수록써, 양품이나 불량품이라는 별주의 구분이 행해진다.

종래의 IC 시험장치에서는 시험전의 IC를 수납하거나 시험 종료 IC를 수납하기 위한 트레이(이하, 커스터마(customer)트레이이라 할)와, IC시험장치 내부를 순환반송시키는 트레이(이하, 테스트 트레이라 할)를 서로 다른 유형을 사용하는 것이다. 이러한 종류의 IC시험장치에서는, 시험 전후에는 커스터마 트레이와 테스트 트레이 간에서 10를 옮겨 싣고, 10를 테스트 헤드에 접촉시켜 테스트를 행하는 테스트 공정에서는

IC를 터스트 트레이에 단지한 상태에서 터스트 헤드에 밀착시킨다.

그러나, 볼 그리드 트레이(BBA: Ball Grid Array)형 IC를 테스트하는 경우, 테스트 헤드(104)의 접촉부는 도 12b) 도시한 바와 같이, 스프링(도시안용)에 의해 풀을 가능하게 설치된 복수의 접촉핀(51)으로 구성되고, 그 전단에는 도 13의 뿐으로 나타낸 바와 같이, 표시형 1)의 볼 형상의 입찰력 단자(미하, 림남 등(HB)이라고 할)에 대응하는 원추 형상의 오목부(51a)가 형성되어 있다.

그러나, 퍼스트 트레이에 담재된 상태에서 퍼스트가 행해지는 증례의 IC 시험 장차에서는, 파시얼 IC를 퍼스트 트레이에 접착된 인서트(Insert)에 수용하고, 인서트와 소켓 가이드의 위치를 서로 맞춘 상태에서 파시얼 IC를 접촉판으로 텁크하시켰으므로, 1회와 인서트의 위치 어긋남 Δa , 인서트와 소켓 가이드의 위치 어긋남 Δb , 소켓 가이드와 소켓 끝치의 위치 어긋남 Δc , 및 소켓 끝점과 접촉판의 위치 어긋남 Δd 와 같은 위치 어긋남이 발생하여, 파시얼 IC와 접촉판의 천체 위치 어긋남은 $\Delta b + \Delta b + \Delta c + \Delta d$ 로 되었으나,

이 때문에, 도 13의 C부로 나타낸 바와 같이, 접촉관(51)에 대하여 헬셀(52)

(HB)이 어긋난 상태에서 밀착되게 되어, 접촉 편(S1)의 예리한 선단에 의해 뾰족한 편(HB)이 손상을 받을 우려가 있었다.

특히, 첨. 사이즈 패키지(CSP: Chip Size Package) 등을 패키지 블록(PB)의 치수 정밀도가 극히 낮고, 15 주형상과 팬급 블록(HB)의 위치 정밀도가 반드시 보장되지 않으므로, 인서트와의 위치결정을 패키지 블록(PB)의 외주면에서 할하면, 전체 위치 아웃넘이 현저하게 되었다.

다만, 인서트, 소켓 가이드, 소켓 릴레이 및 접촉 렌즈 각각의 치수 정밀도를 높이면, 전체 위치 미玷남 Δa $\sim \Delta d$ 를 크게 할 수 있으나, 이러한 치수 정밀도를 만들어 내는데도 일정한 한계가 있었다.

ପ୍ରକାଶ କରାରେ ବିଭିନ୍ନ ପରିମାଣରେ ପରିବର୍ତ୍ତନ

본 탐색은 미와 같은 증례 기술의 문제점을 감안하여 이루어진 것으로, 피시험 1의 접촉부로의 위치를 정정될도가 우수한 IC 시험장치를 제공하는 것을 목적으로 한다.

2284 于省吾著

상기 목적을 달성하기 위해서, 본 발명의 IC 시험장치는, 트랜지스터 탑재된 상태에서 피시험 IC의 입출력 단자를 테스트 헤드의 접촉부에 디렉시브 테스트를 행하는 IC 시험장치에 있어서, 상기 접촉부에는 상기 피시험 IC에 접촉하여 이것을 위치결정하는 가이드 수단이 설치되어 있는 것을 특징으로 한다.

본 탈경의 IC 시험장치에서는 피시험 IC와 접촉부 사이에 특수의 부재를 개재시켜 간접적으로 위치를 정하는 것이 아니고, 피시험 IC를 위치를 정하는 가이드 수단을 직접적으로 접촉부에 설치하고 있기 때문에, 피시험 IC와 접촉부간에 발생하는 위치 어긋남으로서는 피시험 IC와 가이드 수단의 위치 어긋남(Ai) 및 가이드 수단과 접촉부 자체의 위치 어긋남(Af)만이 존재하게 된다. 여기서, 가이드 수단과 접촉부 자체 30의 위치 어긋남에 대해서는 혼용·성형 등의 기술을 재증명으로써 험지하게 치수 정밀도를 확장 시켰고, 또한 피시험 IC와 가이드 수단의 위치 어긋남에 대해서도 가이드 수단이 성형기술에 의해 치수 정밀도를 확장하기 때문에, 결국 피시험 IC의 제조 치수 오차만이 문제로 된다.

미와 갈마, 피서험, 10와 접촉부 사이에 생기는 오차가 현저하게 저감되므로, 접촉부에 대한 피시험, 10의 입출력 단자의 위치결정 정밀도가 현저하게 향상되고, 그 결과, 접촉부에 의한 입출력 단자의 손상 등을 방지할 수 있다.

본 발령의 가이드 수단의 설정위치는 테스트 헤드의 접촉부이며 특별히 한정되지 않고, 모든 위치가 포함된다. 예를 들면, 형구판 2000 기재된 IC 시험장치에서 상기 가이드 수단은 접촉면이 접촉된 소켓 또는 상기 소켓에 위치한 틀을 행하는 소켓 가이드로, 마단기에 설치되어 있다. 물론, 본 발령의 IC 시험장치에서는 소켓 틀에 그 외의 위치도 행하는 지정된다.

본 발명에서 적용되는 피시얼 IC는 특별히 한정되지 않고 모든 유형의 IC가 포함되나, 청구항 3에 기재된 IC 시험장치와 같이, 상기 피시얼 IC의 접속 단자가 볼 협상의 단자인 소위 볼 그리드 트레이 형 IC에 적용하면 그 효과도 특히 현저하다.

본 설정에서 가이드 수단은 표시형 I/O에 접속하여 이것을 위치설정하는 기능을 갖는 것이면 그 형상(연속적으로 위치설정하든지, 부분적으로 위치설정하든지 관계없다), 설정위치, 수, 제작, 표시형 I/O의 위치수 결정부와 등등은 특히 한정되자 않고 모든 것이 포함된다.

제작자는 IC 시험장치에는 트레이에 IC를 단자합성부에서 마스트 케이드의 접촉부에 접착시켜 IC 시험장치에 특히 적용되어 바람직하다.

이하, 본 발령의 실시 형태를 도면에 따라 설명한다.

〈제11 품지형태〉

또한, 도 2를 본 살사형태의 IC 시험장치에서 피시험 물의 처리 방법을 설명하기 위한 도면으로, 살사로

본 설시현대의 100주년작(1910)는 당시의 대중 교육 또는 문화의 온도, 소통의 수준, 문학의 전통과 현대성이 조화로운 작품이다.

卷之三十一

점하게 등록하는지의 여부로, 상기 시험 결과에 따라 IC를 분류하는 장치이다. 이러한 은도 스트리스단 기판 상대에서 등록 템스트는 시험 대상이 되는 피시험 IC가 다음 템스트 트레이(이하 커스터마 트레이(KST)라 함. 도 4-4 참조)로부터, 상기 IC 시험장치(1) 내용 반응하는 템스트 트레이(TST)(도 5 참조)에 피시험 IC를 넣거나 혹은 살펴보면서 인식된다.

이 때문에, 본 시험장치(1)는 도 1 및 도 2에 도시한 바와 같이, 시험을 혼합 피시험 IC를 격납하고, 또한 시험 종료 IC를 분류하여 격납하는 IC 격납부(200)와, IC 격납부(200)로부터 전달받은 피시험 IC를 템버부(100)로 전달하는 루더부(300)와, 템스트 헤드(400) 포함하는 템버부(100)와, 템버부(100)에서 시험대 환경을 IC를 분류하여 꺼내는 안로더부(Loader)(400)로 구성되어 있다.

IC 격납부(200)

IC 격납부(200)에는 시험 전의 피시험 IC를 격납하는 시험전 IC 스토퍼(201)와, 시험 결과에 따라 분류된 피시험 IC를 격납하는 시험종료 IC 스토퍼(202)가 설치되어 있다.

이들 시험전 IC 스토퍼(201) 및 시험종료 IC 스토퍼(202)는 도 3에 도시한 바와 같이, 투명상의 트레이 지지대(203)과, 이 트레이 지지대(203)의 하부로부터 템입하여 상부를 통하여 습강 가능하게 된 습강기(204)를 구비하여 구성되어 있다. 트레이 지지대(203)에는 커스터마 트레이(KST)가 특수재로 겹쳐 꽂여 지지되고, 이 겹쳐 꽂인 커스터마 트레이(KST)만이 습강기(204)에 의해 상하로 이동된다.

그리고, 시험전 IC 스토퍼(201)에는 시험대 환경을 피시험 IC가 격납된 커스터마 트레이(KST)가 적용되어 유지되는 한편, 시험종료 IC 스토퍼(202)에는 시험대 환경을 피시험 IC가 적합하게 선택 분류된 커스터마 트레이(KST)가 적용되어 유지되어 있다.

또한, 이들 시험전 IC 스토퍼(201)와 시험종료 IC 스토퍼(202)는 템입한 구조로 되어 있으므로, 시험전 IC 스토퍼(201)와 시험종료 IC 스토퍼(202) 각각의 수급 편의에 따라 적합하게 선택한 수로 설정할 수 있다.

도 1 및 도 2에 도시한 예에서는 시험전 스토퍼(201)에 2개의 스토퍼(STK-8)를 설치하고, 또한 이에 맞춰 하부 안로더부(400)로 보내지는 풍(空) 스토퍼(STK-E)를 2개 설치함과 동시에, 시험종료 IC 스토퍼(202)에 8개의 스토퍼(STK-1, STK-2, ..., STK-8)를 설치하여 시험결과에 따라 최대 8개 분류로 구분하여 격납할 수 있도록 구성되어 있다. 즉, 양쪽과 템버부 구별 외에, 양쪽 종에서도 등록속도가 고속인 것, 풍속인 것, 저속인 것, 혹은 흡량 층에서도 재시험대가 필요한 것 등으로 구분된다.

루더부(300)

상습한 커스터마 트레이(KST)는 IC 격납부(200)와 장치 기판(105) 사이에 설치된 트레이 미용 압(205)에 의해 루더부(300)의 템버(305)에 장치 기판(105)의 템을으로부터 운반된다. 그리고, 미로더부(300)에 서, 커스터마 트레이(KST)에 적재된 피시험 IC를 X-Y 반송장치(304)에 의해 템판 푸리사이저(preciser)(305)로 이동하고, 여기서 피시험 IC의 상용 위치를 수정한 후, 또 미 푸리사이저(305)에 미술된 피시험 IC를 제자 X-Y 반송장치(304)를 사용하여, 루더부(300)에 정지되어 있는 템스트 트레이(TST)에 옮겨 살린다.

커스터마 트레이(KST)로부터 템스트 트레이(TST)로, 피시험 IC를 넣거나 혹은 IC 반송장치(304)로서는, 도 1에 도시한 바와 같이, 장치기판(105)의 상부에 가설된 2개의 템판(301)과, 이 2개의 템판(301)에 의해 템 35 스토퍼 트레이(TST)와 커스터마 트레이(KST) 사이를 합침(1)이 발생하고, 템판이라 함)할 수 있는 가동 압(302)과, 미 가동 압(302)에 의해 저지되어, 가동 압(302)을 따라 X 방향으로 이동할 수 있는 가동 헤드(303)로 구비하고 있다.

이 X-Y 반송장치(304)의 가동 헤드(303)에는 흡착 헤드가 하부하여 장치되어 있고, 이 흡착헤드가 흡기급 흡인하면서 미등립으로써, 커스터마 트레이(KST)로부터 피시험 IC를 흡착하고, 미 피시험 IC를 템스트 트레이(TST)에 옮겨 살는다. 이렇게 한 흡착헤드는 가동 헤드(303)에 대하여 예를 들면 8개 정도 장치되어 있고, 한편에 8개의 피시험 IC를 템스트 트레이(TST)에 옮겨 살을 수 있다.

또한, 일반적인 커스터마 트레이(KST)에 있어서는 피시험 IC를 유지하기 위한 오목부가 피시험 IC의 형성 보다도 비교적 크게 형성되어 있기 때문에, 커스터마 트레이(KST)에 격납된 상대에서 피시험 IC의 위치는 그 오목을 갖고 있다. 따라서, 이 상대에서 피시험 IC를 흡착헤드에 흡착하여 직접 템스트 트레이(TST)로 품판하면, 템스트 트레이(TST)에 형성된 IC 수납 오목부에 정확하게 끊어드리는 것이 편리하게 된다. 이 때문에, 본 시험장치의 IC 시험장치(1)에서는 커스터마 트레이(KST)의 설치 위치와 템스트 트레이(TST) 사이에 푸리사이저(305)라고 하는 IC 위치 수정수단이 설치되어 있다. 미 푸리사이저(305)는 비교적 깊은 오목부를 가지고, 미 오목부의 주변이 경사면으로 그려져 형성으로 되어 있으므로, 미 오목부에 흡착헤드에 흡착된 피시험 IC를 떨어뜨리면, 경사면에서 피시험 IC의 낙하위치가 수정되게 된다. 이에 따라, 8개의 피시험 IC의 상호 위치가 정확하게 정해져, 위치가 수정된 피시험 IC를 제자 흡착헤드로 흡착하여 템스트 트레이(TST)에 옮겨 살을 수 있고 템스트 트레이(TST)에 형성된 IC 수납 오목부에 정밀도가 높게 피시험 IC를 옮겨 살을 수 있다.

템버부(100)

상습한 템스트 트레이(TST)는 루더부(300)에 피시험 IC를 넣은 후 템버부

(100)로 보내지고, 상기 템스트 트레이(TST)에 탐지된 상태에서 각 피시험 IC가 템스트된다.

템버부(100)는 템스트 트레이(TST)에 넣은 피시험 IC에 특적으로 하는 고온 또는 저온의 엘스트레스를 주는 항온조(101)와, 이 항온조(101)에서 엘스트레스를 받은 상태에 있는 피시험 IC를 템스트 헤드에 접촉시키는 템스트 템버(102)와, 템스트 템버(102)에서 시험된 피시험 IC에서 받은 엘스트레스를 제거하는 제온조(103)로 구성되어 있다.

제온조(103)에서는 항온조(101)에서 고온을 인가한 경우는 피시험 IC를 습증(濕潤)에 의해 냉각하여 삼은

으로 되고, 또 환온조(101)에서 예를 들면 -30°C 정도의 저온을 인가한 경우는 피시험 IC를 온도 또는 히터 등으로 가열하여 템퍼(103)가 생기지 않는 정도의 온도까지 되돌린다. 그리고, 이 저연된 피시험 IC는 언로더부(400)로 반출된다.

도 1에 도시한 바와 같이, 템퍼부(100)의 환온조(101) 및 저연조(103)는, 테스트 템퍼(102)보다 위쪽 방향으로 들여진다. 배치되어 있다. 또, 환온조(101)에는, 도 2에 개략적으로 도시한 바와 같이, 수직판틀 장치가 설치되어 있고, 테스트 템퍼(102)가 범위까지의 시간 동안, 딱수 매의 테스트 트레이(15)가 미 수직반승장치에 지지되면서 대기한다. 주로 이 대기층에서 피시험 IC에 고온 또는 저온의 템스트레스가 인가된다.

테스트 템퍼(102)에서는 그 중앙에 테스트 헤드(104)가 배치되고 테스트 헤드(104)의 위에서 테스트 트레이(15)가 분만되므로, 피시험 IC의 압축력 단자(HB)를 테스트 헤드(104)의 접속부(51)에 전기적으로 접속시킴으로써 테스트가 행해진다. 한편, 시험미 흡수한 테스트 트레이(15)는 저연조(103)에서 제거되어 IC의 온도를 저온으로 되돌린 후, 언로더부(400)로 배출된다.

또, 환온조(101)와 저연조(103)의 상부간에는 도 1에 도시한 바와 같이 장치 기판(105)이 배치져 있고, 이 장치 기판(105)에 테스트 트레이가 반승장치(108)가 장치되어 있다. 이 장치 기판(105) 위에 설치된 테스트 트레이 반승장치(108)에 의해, 저연조(103)에서 배출된 테스트 트레이(15)는 언로더부(400) 및 언로더부(300)를 통해 환온조(101)로 반승된다.

도 5는 본 실시 형태에서 사용되는 테스트 트레이(15)의 구조를 도시한 분해 사시도이다. 이 테스트 트레이(15)는 사각형 틀리임(12)에 딱수의 삼(13)이 펼쳐 또는 등간격으로 설치되고, 딱수 삼(13)의 양쪽 및 삼(13)과 대향하는 클리임(11)

2)의 주변(12a)에 각각 특수의 장착면(14)이 등간격으로 펼쳐져 있어 형성되어 있다. 딱수 삼(13) 사이 및 삼(13)과 주변(12a) 사이와 2개의 장착면(14)에 의해 인서트 수납부(15)가 구성되어 있다.

각 인서트 수납부(15)에는 각각 1개의 인서트(16)가 수납되도록 되어 있고, 이 인서트(16)는 잠금개(fastener)(17)를 이용하여 2개의 장착면(14)에 클로우팅

(floating)상태로 부착되어 있다. 이 때문에 인서트(16)의 양단부에는 각각 장착면(14)의 장착용 구멍(21)이 형성되어 있다. 이러한 인서트(16)는 예를 들면 템퍼 트레이(15)에 16×4개 정도 부착되어 있다.

또, 각 인서트(16)는 통일 형상, 통일 치수로 되어 있고, 각각의 인서트(16)에는 피시험 IC가 수납된다. 인서트(16)의 IC 수용부(19)는 수용하는 피시험 IC의 형상에 따라 결정되어 도 5에 도시한 예에서는 사각형의 오각부로 되어 있다.

여기에서, 테스트 헤드(104)에 대해서 한번에 접속된 피시험 IC는, 도 5에 도시한 바와 같이 4행×16열로 배열된 피시험 IC이며, 예를 들면 4열 컬러 4행의 피시험 IC가 동시에 시험된다. 즉, 첫번째 시험에서는 일렬째부터 4열 컬러 배치된 16개의 피시험 IC를 테스트 헤드(104)의 접속부(51)에 접속하여 시험하고, 두 번째 시험에서는 테스트 트레이(15)를 1열분 이동시켜 4열째부터 4열 컬러 배치된 피시험 IC를 같은 방법으로 시험하고, 이것을 4회 반복하여 모든 피시험 IC를 시험한다. 이 시험의 결과는 테스트 트레이(15)에 신여전 예고, 템퍼, 쇠텔, 번호와 테스트 트레이(15) 내부에서 분당된 피시험 IC의 번호로 결정되는 주소에 기록된다.

도 6은 템퍼 IC 시험장치의 테스트 헤드(104)에 있어서 푸셔(30), 인서트(16)(테스트 트레이(15)상), 소켓 가이드(40) 및 접착 편(51)을 가지는 소켓(50)의 구조를 나타내는 분해 사시도, 도 7은 도 6의 VI부의 확대 사시도, 도 10은 도 6의 단면도, 도 11은 테스트 헤드(104)에 있어서 푸셔(30)가 3D강한 상태를 나타내는 단면도이다.

푸셔(30)는 테스트 헤드(104)의 상복에 설치되어 있고, 도시하지 않은 2족 구동장치(예를 들면 유제암 실린더)에 의해 2족 방향으로 상하 이동한다. 이 푸셔(30)는 흰 베이 테스트되는 피시험 IC의 간격에 따라 4개(승기 테스트 트레이에 있어서는 4열 간격으로 4행의 흰색 16개) 2족 구동장치에 부착되어 있다.

푸셔(30)의 흰색에는 피시험 IC를 일정시키기 위해 양단자(부양자)(31)가 형성되어 있고, 그 양단에는 흰색을 하는 인서트(16)와 가이드 구멍(20) 및 소켓 가이드(40)의 가이드 부시(41)에 설치되는 가이드 편(32)이 설치되어 있다. 또, 양단자(31)와 가이드 편(32)의 사이에는 상기 푸셔(30)가 2족 구동 수단에 의해 하강한 때 하판을 규제하기 위해 스토퍼 가이드(33)가 설치되어 있고, 이 스토퍼 가이드(33)는 소켓 가이드(40)의 스토퍼면(42)에 맞닿음으로써, 피시험 IC를 피고하지 않는 적합한 압력으로 만족시키는 푸셔의 하강 위치를 결정한다.

인서트(16)는 도보에 있어서도 설명한 바와 같이 테스트 트레이(15)에 대하여 잠금개(17)를 사용하여 잠착되어 있지만, 그 양단에는 상을한 푸셔(30)의 가이드 편(32) 및 소켓 가이드(40)의 가이드 부시(41)가 설치되어 상원되는 가이드 구멍(20)이 형성되어 있다. 도 11의 푸셔 하강 상태로 도시한 바와 같이, 도에 있어서 좌측의 가이드 구멍(20)은 상반분이 푸셔(30)의 가이드 편(32)이 삽입되어 위치 결정이 행해지는 소정(大定) 구멍으로 되어 있다. 미와 관련하여, 도에 있어서 우측의 가이드 구멍(20)과 푸셔(30)의 가이드 편(32) 및 소켓 가이드(40)의 가이드 부시(41)와는 유동 가능하게 끼워진 상태로 되어 있다.

인서트(16)의 중앙에는 IC 수용부(19)가 형성되어 있고, 여기에 피시험 IC를 템퍼드림으로써 테스트 트레이(15)에 피시험 IC가 쌓이게 된다.

한편, 테스트 헤드(104)에 고정된 소켓 가이드(40)의 양단에는 푸셔(30)의 2개의 가이드 편(32)이 삽입되어 2개의 가이드 편(32) 사이에서 위치 결정을 하기 위한 가이드 부시(41)가 설치되어 있고, 이 가이드 부시(41)의 좌측의 것은 인서트(16)와의 사이에서도 위치 결정을 행한다.

소켓 가이드(40)의 하단에는 복수의 접촉 편(51)을 가지는 소켓(50)이 고정되어 있고, 이 접촉 편(51)은 도시되지 않은 스프링에 의해 외측 방향으로 탄성적으로 가압되어 있다. 따라서, 피시형 IC를 밀착시켜도 접촉 편(51)이 소켓(50)의 상면까지 후퇴하는 한편, 시험판 10이 다소 경사되어 일학되어도 모든 단자(H8)에 접촉 편(51)이 접촉할 수 있게 되어 있다. 또, 접촉 편(51)의 선단에는 블 그리드 트레이팅(19)의 립난 블(H8)을 수용하는 대략 원주 형상 오목부(51a)도 19 참조, 중래와 동일 형상임)가 형성되어 있다. 특히, 본 실시 형태에서는 도 6 및 도 7에 도시한 바와 같이, 피시형 IC의 패키지 블록(PK)의 외주면을 규제함으로써, 이것을 위치 결정하는 디바이스 가이드(52)

2) (가이드 수단)가 소켓(50)에 설치되어 있다. 이 디바이스 가이드(52)는 도 9에 도시한 바와 같이, 피시형 IC의 뒤 모퉁이 균방을 끌어올리는 텁퍼(taper)면을 가지는 립난(52a)를 가지고 있고, 그 립난 사이는 도경내에 있다. 이에 따라 인서트(16)의 IC 수용부(19)가 피시형 IC를 유지한 상태에서, 상기 디바이스 15 가이드(52)에 피시형 IC를 수용시킬 수 있다.

디바이스 가이드(52)는, 소켓(50)에 일체적으로 형성해도 되고, 소켓(50)과의 치수 정밀도를 확보할 수 15 있으면 따로 형성한 후 접합해도 된다. 또, 등 도에 도시한 디바이스 가이드(52)의 구체적인 형상은 특별히 한정되지 않고, 본 발명의 가이드의 수단은 이 이외에도 여러 종류의 형태를 생각할 수 있다.

도 8 및 도 9에 도시한 또 다른 실시 형태는, 디바이스 가이드(52)를 소켓(50)

50)이 아닌 소켓 가이드(40)측에 설치한 예로, 이 디바이스 가이드(52)도 립난형 등 피시형 IC의 패키지 블록(PK)의 외주면을 규제함으로써 위치 결정한다. 이 경우에도, 디바이스 가이드(52)는 소켓 가이드(40)에 일체적으로 형성해도 되고, 소켓 가이드(40)와의 치수 정밀도를 확보할 수 있으면 따로 형성한 후 20 이것을 접합해도 된다. 또, 등 도에 도시한 디바이스 가이드(52)의 구체적인 형상은 특별히 한정되지 않다.

언로더부(400)

언로더부(400)에도 로더부(300)에 설치된 X-Y 반송 장치(304)와 동일 구조인 X-Y 반송 장치(404, 404)가 설치되어, 이 X-Y 반송 장치(404, 404)에 의해 언로더부

25 (400)에 운반된 테스트 트레이(TST)로부터 시험, 종료 IC 커스터마 트레이(KST)에 옮겨 들어진다.

도 1에 도시한 바와 같이, 언로더부(400)의 장치 기판(105)에는 상기 언로더부(400)에 운반된 커스터마 트레이(KST)가 장치 기판(105)의 상면에 접하도록 배치되는 한 쌍의 첨부(406, 406)가 두 쌍 개설되어 있다.

또, 도시하지는 않았지만 각각의 첨부(406)의 하단에는 커스터마 트레이(K

ST)를 송강시키기 위해 송강 템이 설치되어져 있고, 여기에서는 시험 종료 피시형 IC가 옮겨 들어져 가득 채워진 커스터마 트레이(KST)를 들어 하강하고, 이 가득찬 트레이를 트레이 이송 암(205)에 전달한다.

미와 관련하여, 본 실시 형태의 IC 시험 장치(1)에서는, 구분 가능한 범주는 최대 8종류인 하지만, 언로더부(400)의 첨부(406)에는 최대 4개의 커스터마 트레이(KST)밖에 배치할 수 없다. 따라서, 실시간으로 분류할 수 있는 범주는 4종류로 규정된다. 일반적으로, 양쪽을 고속응답소자, 중속응답소자, 저속응답소자 25의 3개의 범주로 분류하고 이것에 불응음을 더하여 4개의 범주로 충분하지만, 예를 들면 재시렬을 필요로 하는 것 등과 같이 미률의 범주에 속하지 않는 범주가 생기는 경우도 있다.

미와 같이, 언로더부(400)의 첨부(406)에 빠져된 4개의 커스터마 트레이(KST)에 할당된 범주 미외의 범주로 분류된 피시형 IC가 발생하는 경우에는, 언로더부(400)에서 1개의 커스터마 트레이(KST)를 IC 격납부(200)로 보낼리고, 이것의 대신에 새로이 탑생한 범주의 피시형 IC를 IC 격납부(200)로 보낸다. 할커스터마 트레이(KST)를 언로더부(400)로 전송하고, 그 피시형 IC를 격납하면 된다. 단, 구분 작업의 도중에 커스터마 트레이(KST)를 베끼면 그 사이는 구분 작업을 중단하지 않으면 안 되며, 차리팅(Chipping, 빙어)이 저해하는 문제가 있다. 이 때문에, 본 실시 형태의 IC 시험 장치(1)에서는, 언로더부(400)의 커스터마 트레이(KST)와 첨부(406)의 사이에 버퍼부(buffer)(405)를 설치하고, 이 버퍼부 45 (405)에는 드롭가 방상하는 범주의 피시형 IC를 일시적으로 보관하도록 하고 있다.

예를 들면, 버퍼부(405)로서는 20~30개 정도의 피시형 IC를 격납할 수 있는 용량의 것을 설치하고, 동시에, 버퍼부(405)의 각 IC 격납 위치에 격납되는 IC의 범주를 각각 기억하는 메모리를 설치하고, 버퍼부(405)에 일시적으로 보관한 피시형 IC의 범주와 위치를 각 피시형 IC마다 기억시켜 둔다. 그리고, 구분 작업의 사이 또는 버퍼부(405)가 가득찬 시점에서, 버퍼부(405)에 보관되어 있는 피시형 IC가 속하는 범주의 커스터마 트레이(KST)를 IC 격납부(200)에서 블러내어, 그 커스터마 트레이(KST)에 수납한다. 이 때, 버퍼부(405)에 일시적으로 보관되는 피시형 IC가 복수의 범주인 경우도 있는 바, 이러한 때는 커스터마 트레이(KST)를 블러내 때에 한 번에 복수의 커스터마 트레이(KST)를 언로더부(400)의 첨부(406)로 푸려내면 된다.

다음으로 작용을 설명한다.

첨부부(100)내의 테스트 공정에 있어서, 피시형 IC는 도 5에 도시한 테스트 트레이(TST)에 탑재된 상태, 보다 상세하게는 개개의 피시형 IC는 등 도의 인서트

16)의 IC 수용부(19)에 떨어뜨려진 상태에서, 테스트 헤드(104)의 상부로 반송된다.

테스트 트레이(TST)가 테스트 헤드(104)에서 정지하면, 2층 구동 장치가 작동하기 시작하여, 도 10~도 11에 도시한 하나의 푸셔(30)가 하나의 인서트에 대해 하강한다. 그리고, 푸셔(30)의 2개의 가이드 편(32, 32)은 인서트(16)의 가이드 구멍(20, 20)을 각각 관통하고, 또 소켓 가이드(40)의 가이드 편(41, 41)에

끼워 맞춰진다.

도 11에 그 상자를 도시하는 바, 테스트 헤드(즉, IC 시험 장치(10)로 고정된 소켓(50) 및 소켓 가이드(40)에 대해서, 인서트(16) 및 푸셔(30)는 어느 정도의 위치 오차를 가지고 있지만, 푸셔(30) 접촉의 가이드 판(52)이 인서트(16)의 가이드 구멍(20)의 소켓 구멍에끼워 맞추어짐으로써 푸셔(30)와 인서트(16)의 위치 맞춤이 험해져, 그 결과 푸셔(30)의 압입자(31)는 적절한 위치에서 피시험 IC를 접촉시킬 수 있다.

또, 인서트(16)의 접촉의 가이드 구멍(20)의 대경 구멍이 소켓 가이드(40)의 접촉의 가이드 부시(41)에끼워 맞추어짐으로써 인서트(16)와 소켓 가이드(40)의 위치 결합이 험해지고, 이것에 의해 피시험 IC와 접촉 판(51)의 위치 정밀도를 높이게 된다.

특히 본 실시 형태 및 그 외의 변형에서는, 도 11에 도시한 바와 같이 인서트(16)의 IC 수용부(19)에 유지된, 피시험 IC가, 푸셔(30)에 의해 밀착될 때에 소켓(50) 또는 소켓 가이드(40)에 설치된 디바이스 가이드(52)의 뼈부(52a)로 끌려 들어가 위치 결정(자세 수정)되기 때문에, 입력 단자인 땜남 블(HB)과 접촉 판(51)의 위치 결합을 높은 정밀도에서 실현할 수 있다.

미와 관련하여, 도 11에 도시한 상태에서 피시험 IC의 땜남 블(HB)과 접촉 판(51)의 위치 정밀도가 충분 하게 되므로, 그 외의 위치 결합을 험하지 않고 스트리퍼 가이드(38)가 스트리퍼 면(42)에 맞을 때까지 푸셔(30)를 더 하강시켜, 압입자(31)에 의해 피시험 IC를 접촉 판(51)에 접촉시킨다. 이 상태에서 정지하여 소정의 테스트를 실행한다.

또, 이상 설명한 실시 형태는 본 발명의 이해를 쉽게 하기 위해 기재된 것으로, 본 발명을 한정하기 위해 기재한 것은 아니다. 따라서, 상기의 실시 형태에 개시된 각 요소는, 본 발명의 기술적 범위에 속하는 모든 설계, 변경과 균등률도 포함하는 취지이다.

본원의 표지

미상 설명한 바와 같이 본 발명에 의하면, 피시험 IC와 접촉부의 사이에 복수의 부재를 개재시켜 간접적 으로 위치 결정하는 것이 아니라, 피시험 IC를 위치 결정하는 가이드 수단을 직접적으로 접촉부에 설치하고 있기 때문에, 피시험 IC와 접촉부 사이에 생기는 위치 마모글로우로서는, 피시험 IC와 가이드 수단의 위치 마모글(58) 및 가이드 수단과 접촉부 자체의 위치 마모글(54)만으로 이루어진다. 여기에서, 가이드 수단과 접촉부 자체의 위치 마모글에 대해서는 일체의 성별 둘의 기술을 공동으로써 현저하게 치수 정밀도를 확장시킬 수 있다. 또, 피시험 IC와 가이드 수단의 위치 마모글에 대해서도 가이드 수단은 상당 기술에 의해 치수 정밀도를 높일 수 있다.

미와 같이, 피시험 IC와 접촉부 사이에 생기는 오차가 현저히 저감되므로, 접촉부에 대한 피시험 IC의 입출력 단자의 위치 결정 정밀도가 현저히 향상하고, 그 결과 접촉부에 의한 입출력 단자의 손상 등을 방지 할 수 있다.

(2) 청구의 분류

청구항 1

피시험 IC의 입출력 단자를 트레이에 탑재시킨 상태에서 테스트 헤드의 접촉부에 밀착시켜 테스트를 하는 IC 시험 장치에 있어서,

상기 접촉부에는 상기 피시험 IC에 접촉하여 이것을 위치 결정하는 가이드 수단이 설치되어 있는 것을 특징으로 하는 IC 시험 장치.

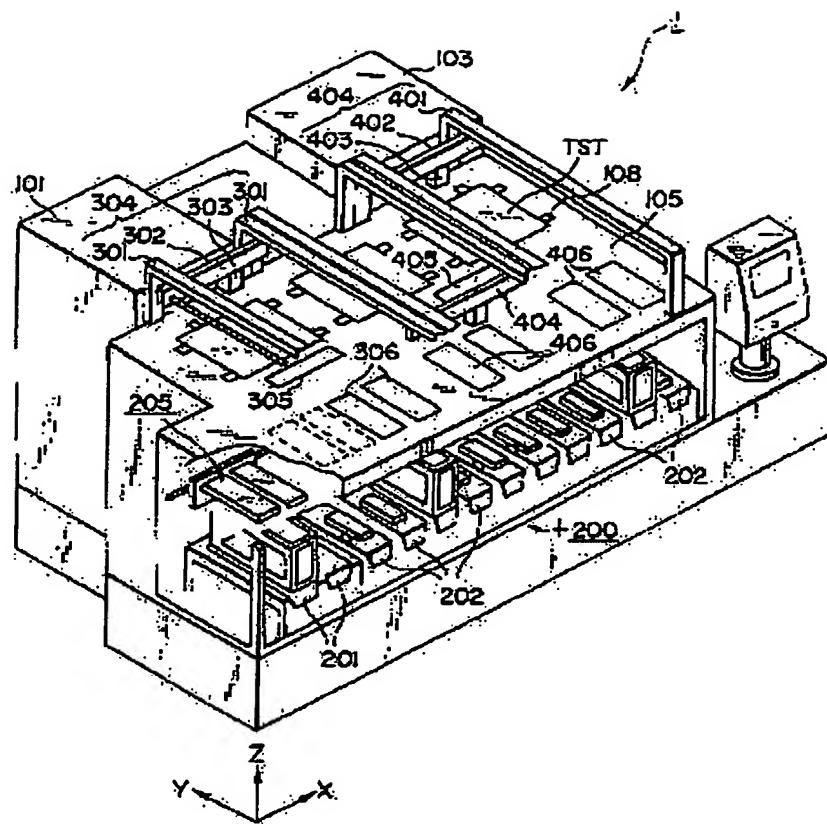
청구항 2

제 1항에 있어서, 상기 가이드 수단은 접촉 판이 설치된 소켓 또는 상기 소켓의 위치 맞춤을 행하는 소켓 가이드의 어딘가에 설치되어 있는 것을 특징으로 하는 IC 시험 장치.

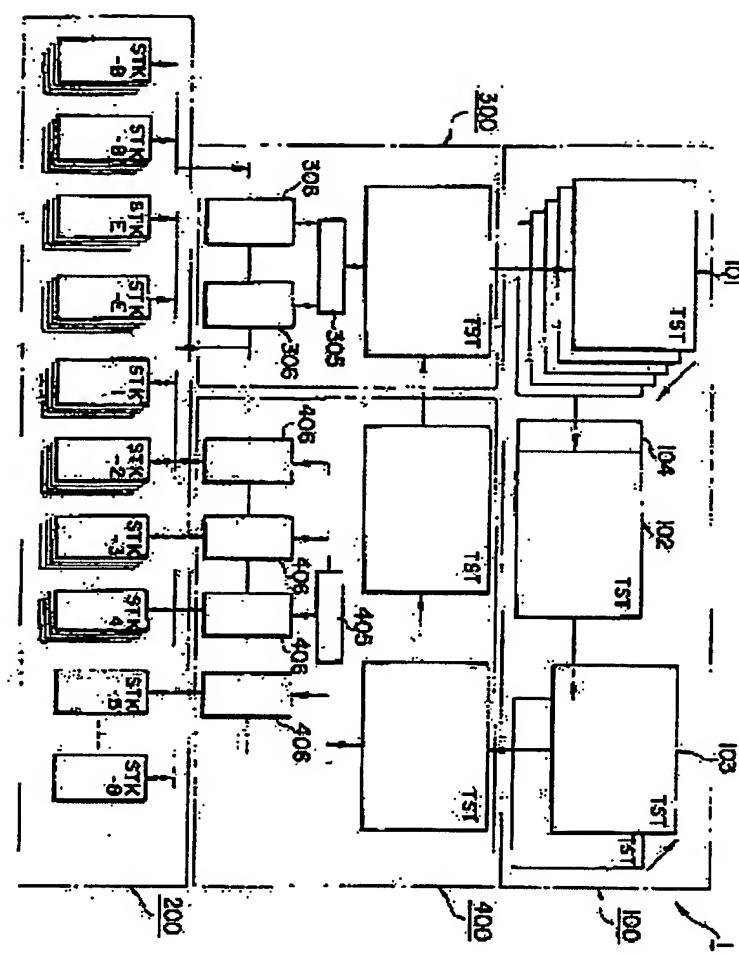
청구항 3

제 1항 또는 제 2항에 있어서, 상기 피시험 IC의 입출력 단자가 복·형상 단자인 것을 특징으로 하는 것을 IC 시험 장치.

581

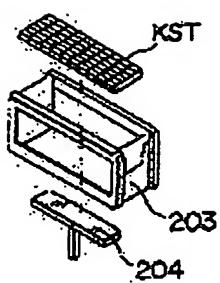


582

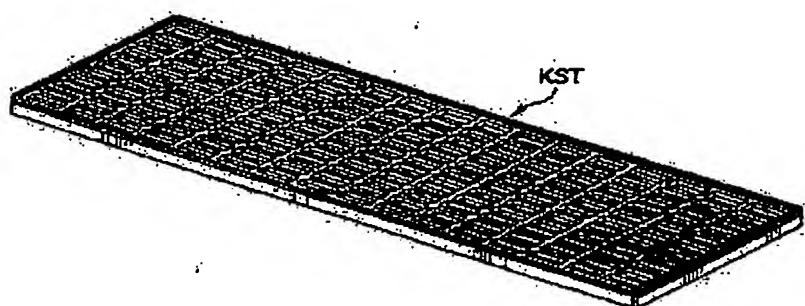


583

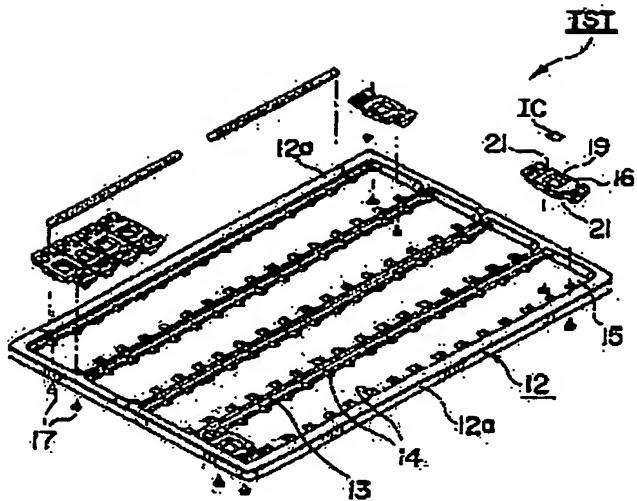
18-9



~~EB4~~

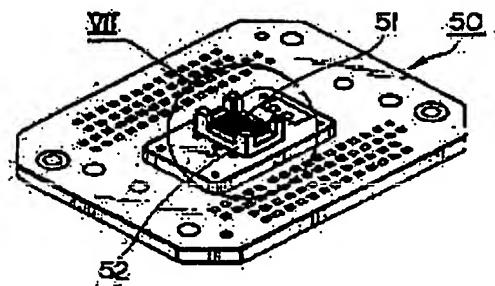
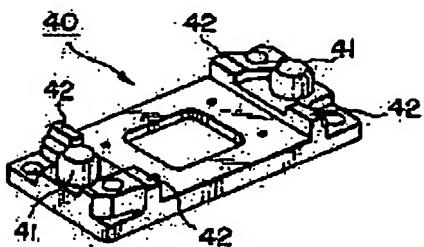
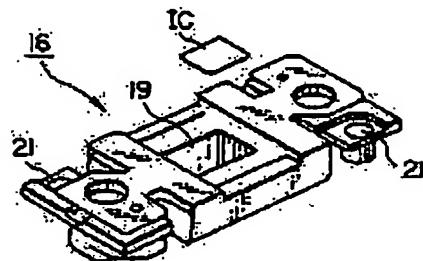
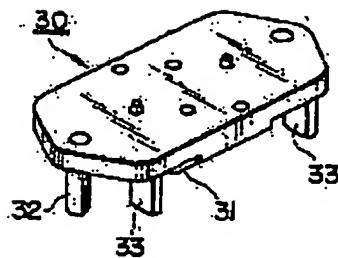


~~EB5~~

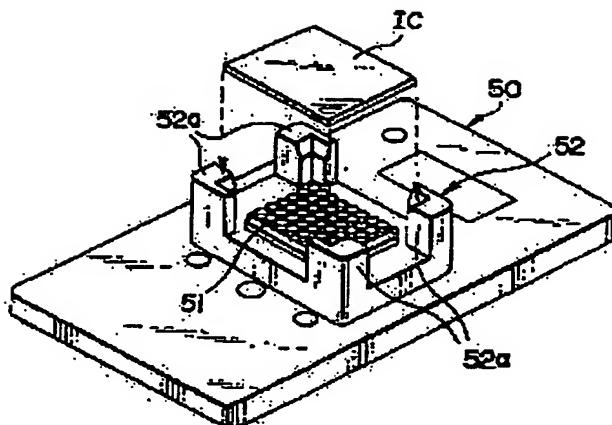


18-11

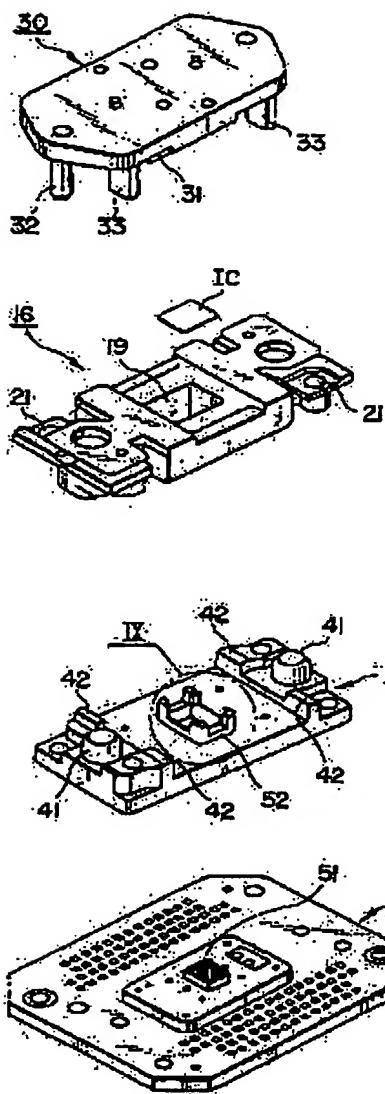
585



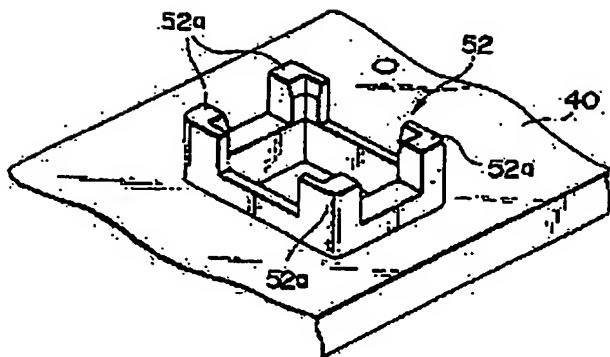
507



500

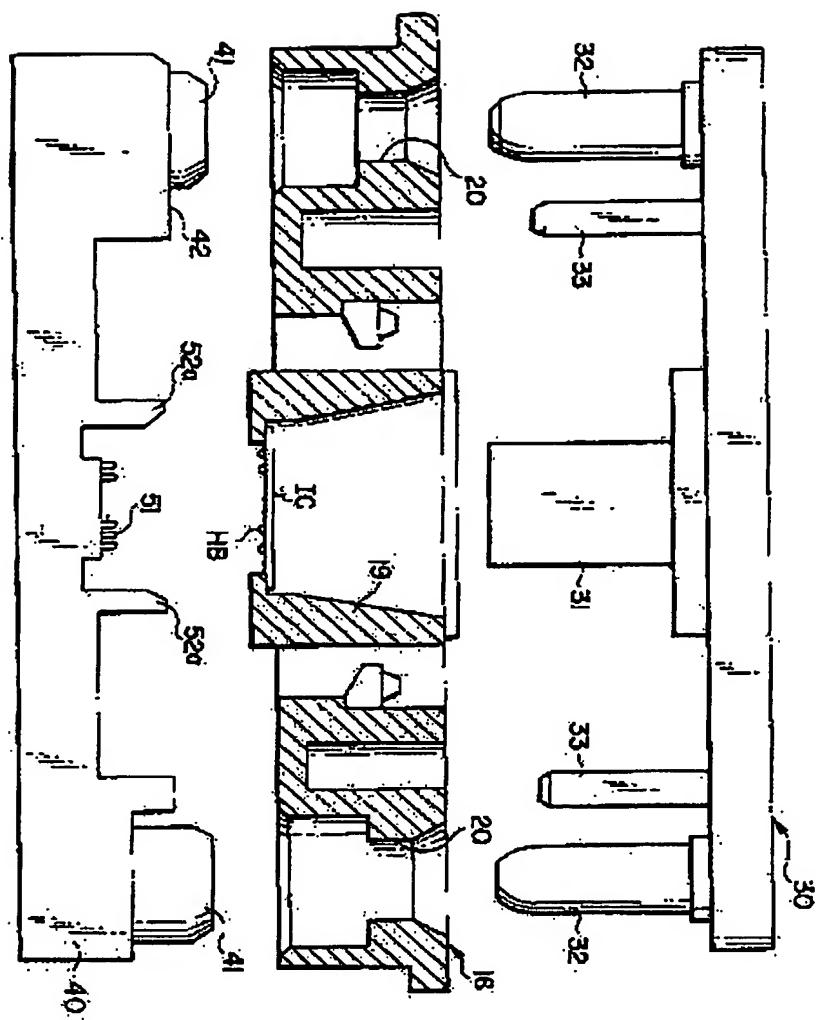


t8-14

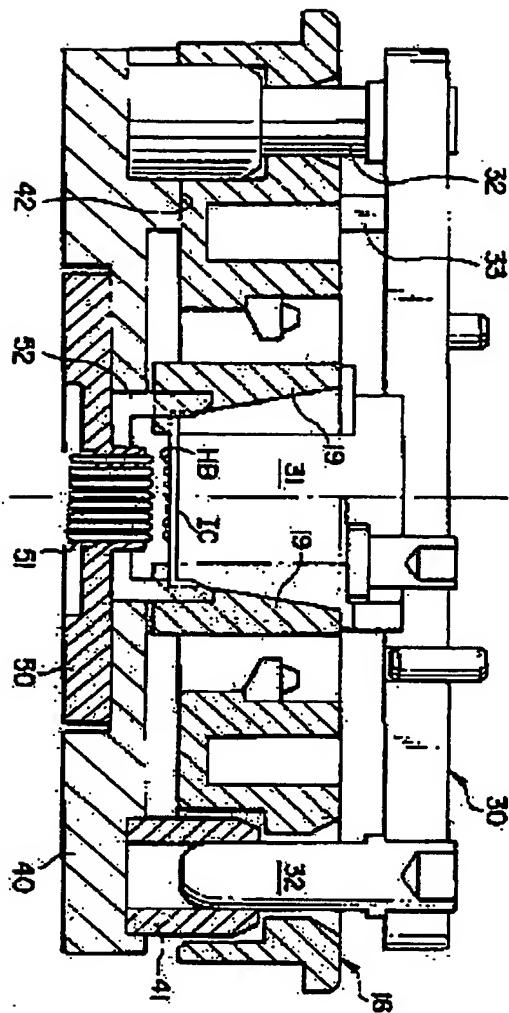


f8-15.

5810

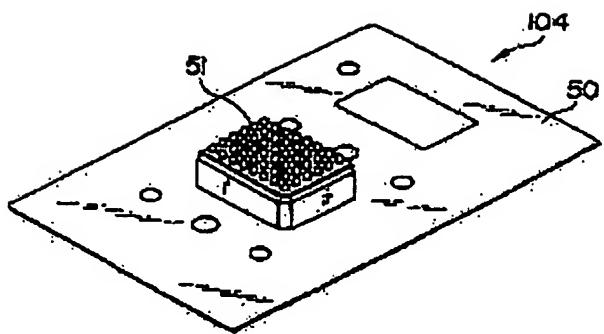


5811

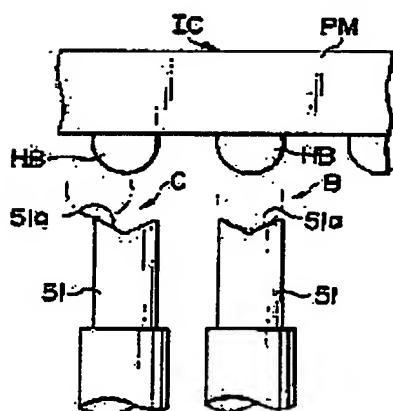


五四九

18-17



50-10



10-10

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.